

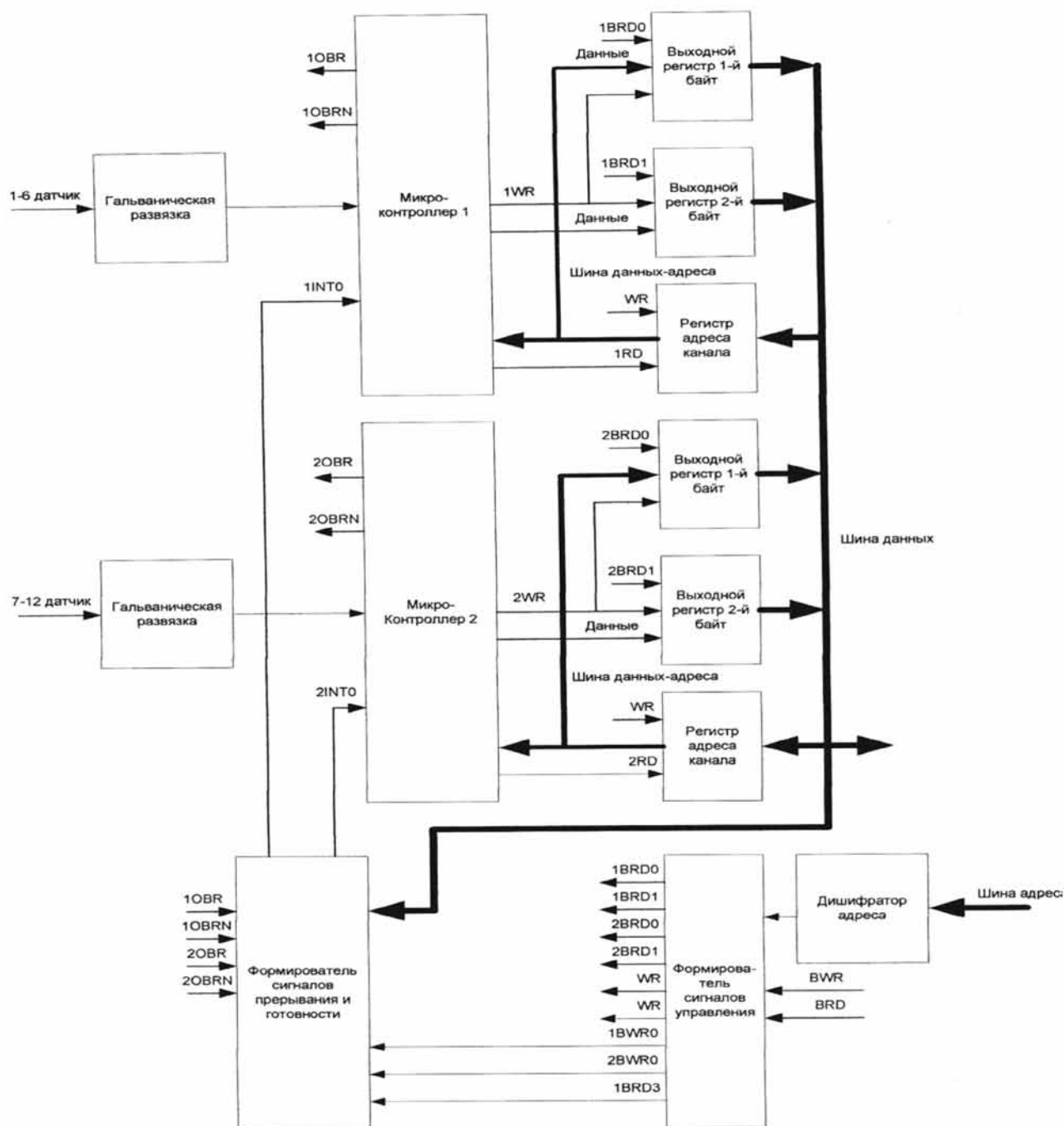


Рис. 14. Структурная схема ввода и обработки частотных сигналов

Сигналы готовности к чтению информации 1OBR, 1OBRN(2OBRN, 2OBRN), вырабатываемые микроконтроллерами поступают на триггеры

DD16, BB17 затем на регистр DD22. по сигналу чтения 1BRD3 происходит чтение с регистра DD22 информации о готовности передачи данных на внутреннюю магистраль.

Дешифратор адреса и формирователь управляющих сигналов выполнен на микросхемах DD1 - DD6 и аналогичен с платами БОАД и БУСК.

На микросхемах DA1, DA2 выполнены сторожевые таймеры.